**Ответ на вопрос: «Организация подсистемы памяти в ПК. Технологии оперативной памяти.»**

Запоминающие устройства подсистемы памяти ПК можно разделить на: **сверхоперативные З**У или регистры, **быстродействующее буферное ЗУ** или кэш, **оперативное** или основное ЗУ, **внешнее ЗУ**.

Регистры — сверхбыстрая оперативная память, хранят данные, которые используются самим процессором.

Регистры:

* **Программно-недоступные регистры** — любые процессорные регистры, к которым невозможно так или иначе обратиться из выполняемой программы.
* **Программно-доступные регистры** есть регистры, к которым возможно так или иначе обратиться из выполняемой программы. Практически каждый такой регистр обозначается своим именем-идентификатором на уровне языка ассемблера и соответствующим числовым кодом-идентификатором на уровне машинного языка.

Программно-доступные:

* **Системные регистры** — регистры, программно-доступные только системным программам (например, ядру операционной системы), имеющим достаточный для этого уровень системных привилегий/прав.
* **Регистры общего назначения** — регистры, доступные любым программам. В частности, регистры, используемые без ограничения в арифметических и логических операциях.

Оперативная память хранит функционально-законченные программные модули: исполняющиеся программы, их библиотеки, драйверы, а также их данные, которые участвуют в работе программ. В оперативной памяти сохраняются результаты вычислений или другая обработка данных.

Методы распределения памяти:

* **Сплошная (плоская) модель**: в такой модели ячейки памяти нумеруются последовательно и непрерывно от 0 до 2n-1, где n — разрядность ЦП.
* **Сегментированная модель**: память представлена совокупностью независимых адресных блоков.

**Кэш-память** — высокоскоростной буфер между ЦП и основной памятью. Принцип действия кэш-памяти основан на информации, которая может быть запрошена с наибольшей вероятностью.

Существуют две основные политики записи кэш-памяти — сквозная запись и отложенная запись:

* **Сквозная запись** — запись производится непосредственно в основную память (и дублируется в кэш), то есть запись не кэшируется.
* **Отложенная запись** — запись данных производится в кэш. Запись же в основную память производится позже (при вытеснении или по истечении времени), группируя в одной операции несколько операций записи в соседние ячейки. Технология обратной записи на некоторое время делает данные в основной памяти неактуальными, для самого ЦП эти неактуальности не заметны.

Типы блоков данных в структуре кэш-памяти:

* **Память отображения данных** (собственно сами данные, дублированные из оперативной памяти).
* **Память тегов** (признаки, указывающие на расположение кэшированных данных в оперативной памяти).

Пространство памяти отображения данных в кэше разбивается на строки – блоки фиксированной длины (например, 32, 64 или 128 байт). Каждая строка кэша может содержать непрерывный выровненный блок байт из оперативной памяти. Какой именно блок оперативной памяти отображен на данную строку кэша, определяется тегом строки и алгоритмом отображения. По алгоритмам отображения оперативной памяти в кэш выделяют три типа кэш-памяти:

Типы кэш-памяти:

* Полностью ассоциативный кэш
* Кэш прямого отображений.
* Множественный ассоциативный кэш.

Технологии оперативной памяти:

**FPM DRAM** (Fast Page Mode Dynamic Random Access Memory) — Основным отличием от памяти предыдущего поколения стала поддержка сокращенных адресов. Если очередная запрашиваемая ячейка находится в той же самой строке, что и предыдущая, ее адрес однозначно определяется одним лишь номером столбца и передача номера строки уже не требуется. При работе с обычной DRAM после считывания данных сигнал RAS (Remote Access Services) дезактивируется, подготавливая микросхему к новому циклу обмена, контроллер FPM-DRAM удерживает RAS в низком состоянии, избавляясь от повторной пересылки номера строки.

**EDO DRAM** (Extended Data Out Dynamic Random Access Memory) — память произвольного доступа к данным с расширенным выводом, усовершенствованный тип памяти FPM RAM (другое название Hyper Page Mode). В отличие от FPM, в памяти EDO при выставлении сигнала CAS в линию продолжали выдаваться данные с текущего такта, что позволило сократить длительность цикла чтения.

**BEDO DRAM** (Burst Extended Data Out Dynamic Random Access Memory) — пакетная EDO RAM, память с усовершенствованным выходом). В принципе BEDO мало, чем отличается от EDO.

**SDRAM** (Synchronous Dynamic Random Access Memory) — в отличие от других типов DRAM, использовавших асинхронный обмен данными, ответ на поступивший в устройство управляющий сигнал возвращается не сразу, а лишь при получении следующего тактового сигнала. Тактовые сигналы позволяют организовать работу SDRAM в виде конечного автомата, исполняющего входящие команды. При этом входящие команды могут поступать в виде непрерывного потока, не дожидаясь, пока будет завершено выполнение предыдущих инструкций (конвейерная обработка): сразу после команды записи может поступить следующая команда, не ожидая, когда данные окажутся записаны. Поступление команды чтения приведёт к тому, что на выходе данные появятся спустя некоторое количество тактов — это время называется задержкой и является одной из важных характеристик данного типа устройств.

**DDR SDRAM** (Double Data Rate Synchronous Dynamic Random Access Memory) — при использовании DDR SDRAM достигается удвоенная скорость работы, нежели в SDRAM, за счёт считывания команд и данных не только по фронту, как в SDRAM, но и по спаду тактового сигнала. За счёт этого удваивается скорость передачи данных без увеличения частоты тактового сигнала шины памяти. Таким образом, при работе DDR на частоте 100 МГц мы получим эффективную частоту 200 МГц (при сравнении с аналогом SDR SDRAM).

**RDRAM** (Rambus Dynamic Random Access Memory) — в основе технологии RDRAM лежит многофункциональный протокол обмена данными между микросхемами, который позволяет передачу данных по упрощенной шине, работающей на высокой частоте. RDRAM представляет собой интегрированную на системном уровне технологию. Ключевыми элементами RDRAM являются:

* модули DRAM, базирующиеся на Rambus;
* ячейки Rambus ASIC (RACs);
* схема соединения чипов, называемая Rambus Channel.